

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

**THIS PAGE BLANK (USPTO)**

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08335604 A**

(43) Date of publication of application: **17 . 12 . 96**

(51) Int. Cl

**H01L 21/60**

(21) Application number: **07141582**

(22) Date of filing: **08 . 06 . 95**

(71) Applicant: **TOSHIBA MICROELECTRON  
CORP TOSHIBA CORP**

(72) Inventor: **HIRANO NAOHIKO  
INOUE HIROMI  
DOI KAZUHIDE  
OKADA TAKASHI  
HIRUTA YOICHI  
TAKUBO TOMOAKI  
TAZAWA HIROSHI  
HOSOMI HIDEKAZU  
SHIBAZAKI YASUSHI**

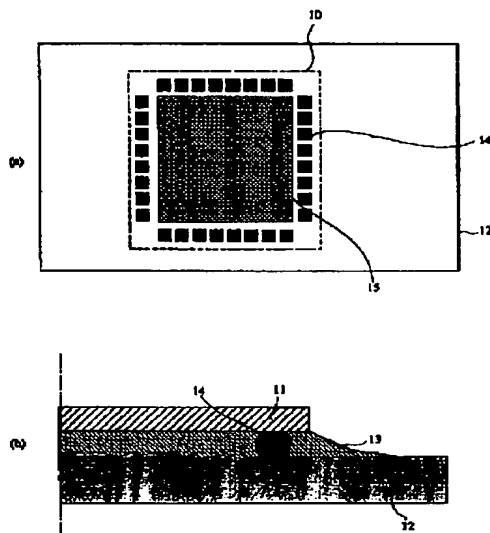
**(54) RESIN SEALING SEMICONDUCTOR DEVICE AND  
ITS MANUFACTURING METHOD**

(57) Abstract:

**PURPOSE:** To enhance a fill-up rate and a close adhesion between a chip and a substrate in a face-down bonding mounting.

**CONSTITUTION:** After a chip 11 is connected onto a substrate 12 having a roughed surface region 15 of a height of 2 to 50 $\mu$ m, via a bump 14, resin 13 is fed into a clearance between the chip 11 and the substrate 12. Thereby, wetting expansibility of the resin 13 is increased, and a fill-up rate of the resin 13 between the chip 13 and the substrate 12 can be enhanced. Further, close adhesion between the resin 13 and the substrate 12 can be enhanced. Accordingly, the reliability of electric connection between the substrate 12 and the chip 11 can be enhanced.

COPYRIGHT: (C)1996,JPO



**THIS PAGE BLANK (USPTO)**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 8 - 3 3 5 6 0 4

(43) 公開日 平成 8 年 ( 1 9 9 6 ) 1 2 月 1 7 日

(51) Int. Cl. <sup>6</sup>

H01L 21/60

識別記号

311

庁内整理番号

F I

H01L 21/60

311

S

技術表示箇所

審査請求 未請求 請求項の数 1 8 O L (全 7 頁)

(21) 出願番号 特願平 7 - 1 4 1 5 8 2

(22) 出願日 平成 7 年 ( 1 9 9 5 ) 6 月 8 日

(71) 出願人 0 0 0 2 2 1 1 9 9

東芝マイクロエレクトロニクス株式会社

神奈川県川崎市川崎区駅前本町 2 5 番地 1

(71) 出願人 0 0 0 0 0 3 0 7 8

株式会社東芝

神奈川県川崎市幸区堀川町 7 2 番地

(72) 発明者 平野 尚彦

神奈川県川崎市幸区小向東芝町 1 番地 株

式会社東芝研究開発センター内

(72) 発明者 井上 裕美

神奈川県川崎市幸区小向東芝町 1 番地 株

式会社東芝研究開発センター内

(74) 代理人 弁理士 則近 憲佑

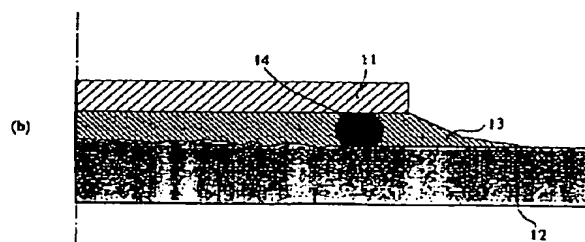
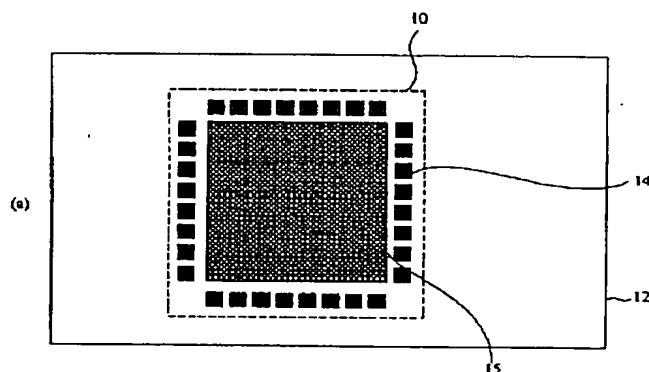
最終頁に続く

(54) 【発明の名称】 樹脂封止型半導体装置及びその製造方法

(57) 【要約】

【目的】 フェイスダウンボンディング実装において、チップ-基板間における樹脂の充填率及び密着性を向上させること。

【構成】 2 ～ 50  $\mu$  m の高さの粗面化領域 15 を有する基板 12 上に、バンプ 14 を介しチップ 11 を接続させた後、チップ 11 - 基板 12 間に樹脂 13 を充填する。これにより、樹脂 13 の塗れ広がり性を増加させ、チップ 11 - 基板 12 間における樹脂 13 の充填率を向上できる。また、樹脂 13 と基板 12 の密着性を向上できる。従って、基板 12 とチップ 11 間の電気的接続の信頼性を向上することができる。



## 【特許請求の範囲】

【請求項 1】 チップ搭載領域内に粗面化領域を有する基板と、この基板とチップを接続する電氣的接続部と、この電氣的接続部を介して搭載されるチップと、前記電氣的接続部により設けられた前記チップと前記基板との空間を充填する樹脂とを有することを特徴とする樹脂封止型半導体装置。

【請求項 2】 上記粗面化領域の最上部と、最低部との高さの差は、 $2$  乃至  $50\mu\text{m}$  であることを特徴とする請求項 1 記載の樹脂封止型半導体装置。

【請求項 3】 上記樹脂は、フィラーを含むエポキシ系樹脂であることを特徴とする請求項 1 記載の樹脂封止型半導体装置。

【請求項 4】 上記電氣的接続部は、バンプ又はリードであることを特徴とする請求項 1 記載の樹脂封止型半導体装置。

【請求項 5】 上記粗面化領域は、配線をとるためのヴィアホール、又は配線であることを特徴とする請求項 1 記載の樹脂封止型半導体装置。

【請求項 6】 上記チップの外郭形状が線対称形であり、粗面化領域の外郭形状はチップを対称形にする基準線に対し所定誤差範囲内において対称形であることを特徴とする請求項 1 記載の樹脂封止型半導体装置。

【請求項 7】 チップ搭載領域内の基板上に粗面化領域を形成する工程と、電氣的接続部を形成することにより、この基板表面と前記粗面化領域上に搭載するチップとを電氣的に接続する工程と、前記電氣的接続部により設けられた前記チップと前記基板との空間に樹脂を充填する工程とを有することを特徴とする樹脂封止型半導体装置の製造方法。

【請求項 8】 上記粗面化領域は、基板表面にあることを特徴とする請求項 7 記載の樹脂封止型半導体装置の製造方法。

【請求項 9】 前記基板上に形成され且つ前記樹脂と接触する保護膜を有し、上記粗面化領域は、この保護膜の最上面にあることを特徴とする請求項 7 記載の樹脂封止型半導体装置の製造方法。

【請求項 10】 上記粗面化領域の最上部と、最低部との高さの差は、 $2$  乃至  $50\mu\text{m}$  であることを特徴とする請求項 7 記載の樹脂封止型半導体装置の製造方法。

【請求項 11】 上記樹脂は、フィラーを含むエポキシ系樹脂であることを特徴とする請求項 7 記載の樹脂封止型半導体装置の製造方法。

【請求項 12】 上記電氣的接続部は、バンプ又はリードであることを特徴とする請求項 7 記載の樹脂封止型半導体装置。

【請求項 13】 上記粗面化領域を形成する工程は、基板に Ar プラズマ、 $\text{O}_2$  プラズマ、又はフッ素ガスのいずれかを照射することを特徴とする請求項 8 記載の樹脂封止型半導体装置の製造方法。

【請求項 14】 上記粗面化領域を形成する工程は、基板上に保護膜を形成することにより、この基板表面の粗面形状を保護膜表面に再現させることを特徴とする請求項 9 記載の樹脂封止型半導体装置の製造方法。

【請求項 15】 上記保護膜はソルダーレジストであることを特徴とする請求項 14 記載の樹脂封止型半導体装置の製造方法。

【請求項 16】 上記粗面化領域を形成する工程は、基板表面を研削することを特徴とする請求項 7 記載の樹脂封止型半導体装置の製造方法。

【請求項 17】 上記粗面化領域は、主表面から高さの異なる粗面化形成領域を有する金型に所定物質を注入した後、金型から取り外すことにより形成されることを特徴とする請求項 7 記載の樹脂封止型半導体装置の製造方法。

【請求項 18】 上記チップの外郭形状が線対称形であり、粗面化領域の外郭形状は、チップを対称形にする基準線に対し、所定誤差範囲内において対称形であることを特徴とする請求項 7 記載の樹脂封止型半導体装置の製造方法。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、樹脂封止型半導体装置及びその製造方法に関する。

【0002】

【従来の技術】 チップと配線基板との接続方法に、フリップチップに挙げられるフェースダウンボンディングがある。この接続方法は、チップ表面を下に向け、チップの配線部分と基板表面の配線とをバンプまたはリードにより電氣的に接続しているが、このままでは接続信頼性が低いため、チップと基板の間を所定物質を充填していた。

【0003】 この充填物質には、含浸性、寸法安定性、耐水性、耐薬性が良く、特に電気絶縁性に優れている点で、エポキシ系樹脂に代表される樹脂が適している。但し、樹脂単体はヤング率が約  $3000\text{N}/\text{m}^2$  と、接続部分に加わる力を減少できる強度（少なくとも  $9000\text{N}/\text{m}^2$  程度のヤング率）に足りないため、接続寿命が短い。このため、従来はヤング率を上げるために（また熱膨張、及び樹脂硬化時の収縮を減少させるためにも）、シリカ等の絶縁性のフィラーを混入させた樹脂が用いられていた。図 8 は、フリップチップ接続した基板とチップ間に樹脂充填を行なった、従来の樹脂封止型半導体装置の断面図を示す。

【0004】 この樹脂封止型半導体装置は、配線基板 82 にバンプ 84 を介してチップ 81 を接続した後、チップ 81 の周辺の基板 82 上に、ディスペンサーでフィラーを混入した樹脂 83 を滴下し、毛細管現象を利用してチップ 81 と基板 82 間にこの樹脂 83 を充填させた後、 $120 \sim 130^\circ\text{C}$  程度に加熱してこの樹脂 83 を硬化させることにより形成され

ている。

【 0 0 0 5 】

【発明が解決しようとする課題】しかし、一般にフィラーを混入した樹脂83は粘性が高いため、この樹脂83は、基板とチップ間の距離が短いことにより生じる毛細管現象では十分に広がらず、チップー基板間にボイドを生じる等、均一に樹脂を充填できない問題を有していた。

【 0 0 0 6 】また、チップと基板の接続状態の長期信頼性の観点からは、基板と樹脂の密着性を高くする必要があるが、従来は、樹脂がチップー基板間を良好に充填していても、十分な密着力を確保できない問題を有していた。そこで、本発明は、上記問題を解決し、チップー基板間における樹脂の未充填の防止、及び、樹脂と基板間の密着強度の向上を目的とする。

【 0 0 0 7 】

【課題を解決するための手段】上記目的を達成するために、本発明の樹脂封止型半導体装置では、チップ搭載領域内に粗面化領域を有する基板と、この基板とチップを接続する電気的接続部と、この電気的接続部を介して搭載されるチップと、前記電気的接続部により設けられた前記チップと前記基板との空間を充填する樹脂とを有することを特徴とする。

【 0 0 0 8 】尚、上記粗面化領域の最上部と、最低部との高さの差は、2乃至50 $\mu$ mであることを特徴とする。尚、上記チップの外郭形状が線対称形であり、粗面化領域の外郭形状はチップを対称形にする基準線に対し所定誤差範囲内において対称形であることを特徴とする。

【 0 0 0 9 】尚、上記樹脂は、フィラーを含むエポキシ系樹脂であることを特徴とする。尚、上記電気的接続部は、パンプ又はリードであることを特徴とする。尚、上記粗面化領域は、配線をとるためのヴィアホール、又は配線であることを特徴とする。

【 0 0 1 0 】また、上記目的を達成するために、本発明の樹脂封止型半導体装置の製造方法では、チップ搭載領域内の基板上に粗面化領域を形成する工程と、電気的接続部を形成することにより、この基板表面と前記粗面化領域上に搭載するチップとを電気的に接続する工程と、前記電気的接続部により設けられた前記チップと前記基板との空間に樹脂を充填する工程とを有することを特徴とする。

【 0 0 1 1 】尚、上記粗面化領域は、基板表面にあることを特徴とする。尚、前記基板上に形成され且つ前記樹脂と接触する保護膜を有し、上記粗面化領域は、この保護膜の最上面にあることを特徴とする。

【 0 0 1 2 】尚、上記粗面化領域の最上部と、最低部との高さの差は、2乃至50 $\mu$ mであることを特徴とする。尚、上記樹脂は、フィラーを含むエポキシ系樹脂であることを特徴とする。

【 0 0 1 3 】尚、上記電気的接続部は、パンプ又はリードであることを特徴とする。尚、上記粗面化領域を形成

する工程は、基板にArプラズマ、0<sub>2</sub>プラズマ、又はフッ素ガスのいずれかを照射することを特徴とする。

【 0 0 1 4 】尚、上記粗面化領域を形成する工程は、基板上に保護膜を形成することにより、この基板表面の粗面形状を保護膜表面に再現させることを特徴とする。尚、上記保護膜はソルダーレジストであることを特徴とする。

【 0 0 1 5 】尚、上記粗面化領域を形成する工程は、基板表面を研削することを特徴とする。尚、上記粗面化領域は、主表面から高さの異なる粗面化形成領域を有する金型に所定物質を注入した後、金型から取り外すことにより形成されることを特徴とする。

【 0 0 1 6 】尚、上記チップの外郭形状が線対称形であり、粗面化領域の外郭形状は、チップを対称形にする基準線に対し、所定誤差範囲内において対称形であることを特徴とする。

【 0 0 1 7 】

【作用】本発明は、フェイスダウンボンディングによりチップを接続する基板表面に、粗面化領域を形成する。図9(a)は、滑らかな基板に樹脂を滴下した場合における、樹脂の広がりを示した概略断面図である。

【 0 0 1 8 】この樹脂93の広がり、(1)樹脂93の表面張力  $r_1$ 、(2)基板92の表面張力  $r_2$ 、(3)樹脂93ー基板92間の表面張力  $r_{12}$  によって決まる。具体的にその広がり範囲は、全自由エネルギー  $F_{t.v.}$  ( $F_{t.v.} = r_1 \times$  (固体と液体との界面の表面積) +  $r_{12} \times$  (液体と固体との接触面積) +  $r_2 \times$  (液面の表面積)) を最少にするように決まる。

【 0 0 1 9 】よって、液体をより広げるためには、 $r_1$  を大きく、 $r_2$ 、 $r_{12}$  を小さくすれば良い。しかし、 $r_1$ 、 $r_2$ 、 $r_{12}$  は樹脂93・基板92の材質により決まってしまうため、通常は  $r_1$  を大きくすることが一般的である。

【 0 0 2 0 】図9(b)は、粗面化領域を有する基板92に樹脂93を滴下する場合における、樹脂の広がり示した概略断面図である。基板92表面の表面張力が大きくなるため、滑らかな基板92に比べ、粗面化領域を有する基板92に対する樹脂93の塗れ広がり性は向上する。

【 0 0 2 1 】さらに、この基板92の粗面化領域は、基板92上にパンプを介してチップを接続した後、チップー基板92間に樹脂93を充填した際に樹脂93と接触する基板92の表面積を増加させている。

【 0 0 2 2 】この2点より、基板92に対する樹脂93の接触面積は、従来よりも増加し、樹脂93と基板92の密着性は向上する。さらに、基板92に横から力が加わった場合、粗面化領域に入った樹脂93は基板8にかかる力を受けるため、樹脂93を基板92からずらさない役割をもつ。また樹脂93に横から力が加わった場合、粗面化領域に入った樹脂93は、その力を基板に分散させるため、樹脂93を基板92からずらさない役割をもつ。よって、粗面化領域に入った樹脂93は、樹脂93と基板92を一体化させる支え

となり、アンカー効果と呼ばれる物理的密着力を確保する。

【 0 0 2 3 】 また、チップー基板 92 の接続信頼性を高めるためには、樹脂 93 に絶縁性のフィラー 99 を混入し、ヤング率を高くする必要がある。図 9 ( c ) に示す様に、フィラー 99 の径は、凹部の径より大きいので、凹部にフィラー 99 が入らず、樹脂 93 と基板 92 の密着性に悪影響を及ぼすことなくヤング率を高く保つことができる。

【 0 0 2 4 】

【実施例】 以下、図面を参照して本発明の樹脂封止型半導体装置、及びその製造方法を説明する。以下、本発明の第一の実施例を説明する。

【 0 0 2 5 】 図 1 ( a ) 及び ( b ) は、各々本発明の第一の実施例にかかる基板を示した上面図と断面図である。第一の実施例は、チップ搭載領域 10 内において、粗面化領域 15 を有する基板 12 ( 図 1 ( a ) 参照 ) 上に、パンプ 14 を介しチップ 11 が接続され、チップ 11 - 基板 12 間にフィラーを混入した樹脂 13 が充填されている ( 図 1 ( b ) 参照 ) 。この粗面化領域 15 はパンプ 14 形成予定部以外を覆っており、その形状は、主表面から 2 ~ 50  $\mu$  m の深さの凹部が複数集合して形成され、上面からみた 1 つの凹部の径は、フィラーの径以下になっている。また、パンプ 14 の高さは約 50 ~ 100  $\mu$  m になっている。

【 0 0 2 6 】 この製造方法は、基板 12 におけるチップ搭載領域 10 のうち、パンプ 14 接続部以外に粗面化領域 15 を形成する。尚、粗面化領域 15 の形成方法には、次の 3 方法が挙げられる。

【 0 0 2 7 】 ( 1 ) Ar プラズマ、O<sub>2</sub> プラズマ、基板 12 との反応性に富んだガス ( 例えば弗素ガス ) を照射することにより形成する。Ar プラズマ及び O<sub>2</sub> プラズマ照射は、加速されたイオンが基板 12 表面の原子をはぎ取ることを利用し、基板 12 表面に細かな凹部を形成する。弗素ガスの照射は、弗素分子が、基板 12 表面の原子を揮発化し除去することを利用し、基板 12 表面に細かな凹部を形成する。尚、照射量、プラズマを使用する際の加速エネルギー等は、基板 12 の素材、形成する凹部の深さ、凹部間の距離等により選択する。

【 0 0 2 8 】 ( 2 ) 金型を用いて基板 12 を形成する場合、金型に所定パターンングをつくりこみ、基板 12 形成時に粗面化領域 15 を形成する。

( 3 ) 砥粒などの研削を目的とした材質と基板 12 をすりあわせることにより、機械的に粗面化領域 15 を形成する。尚、研削を目的とした材質は、基板 12 の素材、形成する凹部の深さ、凹部間の距離等により選択する。

【 0 0 2 9 】 そして、これらの方法のうち、ガラスエポキシ、セラミックなどに挙げられる基板 12 の素材、粗面化領域の粗さ ( 主表面からの高さ、主表面から高さの異なる部分の間の距離 ) ・形状から、最適な方法を選び、その方法における諸条件を決定すれば良い。

【 0 0 3 0 】 そして、この基板 12 上にパンプ 14 を介して

チップ 11 を接続し、チップ 11 の周辺の基板 12 上にフィラーを混入した樹脂 13 を滴下し、チップ 11 - 基板 12 間にこの樹脂 13 を充填させた後、120 ~ 130  $^{\circ}$  C に加熱してこの樹脂 13 を硬化させて、樹脂封止型半導体装置を形成している。

【 0 0 3 1 】 図 2 は、粗面化領域 15 として凹部を形成した場合において、基板 12 主表面からの凹部の高さ、とチップ 11 - 基板 12 間のフィラーを混入した樹脂 13 の広がり率の関係を示した図である。

【 0 0 3 2 】 この樹脂 13 が、平らな基板上に完全に広がった状態を 100 % の広がり率とおくと、広がり率は平面の表面形状に依存することが読み取れる。また、凹部の高さが 0.1  $\mu$  m 以下では、基板 12 の表面張力が小さいため、広がり率は次第に低下し約 76 % 以下となることがわかっている。図 2 を参照すると、5 ~ 20  $\mu$  m の凹部の高さに広がり率のピークを有し、凹部の高さが 20  $\mu$  m 以上では毛細管現象が低下するため、樹脂 13 の広がり率は次第に減少することがわかる。

【 0 0 3 3 】 パンプ 14 は、チップ搭載領域の周辺部近くに存在するため、一般にパンプ周辺を完全に覆うためには、約 85 % 以上の広がり率が必要となるが、図 2 より、本実施例の凹部の高さは、2 ~ 50  $\mu$  m であるため、約 88 % 以上の広がり率を確保できる。

【 0 0 3 4 】 また、樹脂単体に混入されているシリカ等のフィラーの径は凹部の径より大きいので、粗面領域にフィラーが入ることなく、樹脂単体と基板の接触表面積が増加し、基板の凹部に樹脂単体が入る事によりアンカー効果が得られる。よって、機械的強度を保った上で、物理的密着性が向上する。従って、本実施例によれば、チップ 11 - 基板 12 間の樹脂 13 の充填率が向上し、且つ基板 12 と樹脂 13 の密着性を向上できる。

【 0 0 3 5 】 以下、第一の実施例の応用例を述べるが、第一の実施例と同じ部分についての説明は割愛し、基板の粗面化状態、或は、粗面化領域の形成方法についてのみ説明する。

【 0 0 3 6 】 図 3 は、本発明の第一の実施例の応用例にかかる基板の上面図である。この例では、粗面化領域 15 の形状が第一の実施例と異なり、格子状になっている。図 4 は、本発明の第一の実施例の応用例にかかる基板の上面図である。この例では、粗面化領域 15 は、チップ搭載領域 10 の中心点を中心にした星型形状になっている。

【 0 0 3 7 】 これら粗面化領域 15 の形成方法は、原理的には第一の実施例と同じであり、粗面加工を施したくない部分に保護膜を当て、粗面加工を行なっている。これら二つの応用例においては、第一の実施例に比べ、滑らかな表面が増加しているが、粗面化領域 15 が局在しているため、樹脂 13 の表面張力は、滑らかな表面のみに対する表面張力に比べ十分小さい。よって、第一の実施例と同様に約 88 % 以上の広がり率を得られ、従来よりチップ 11 - 基板 12 間の樹脂 13 の充填率は向上する。



【0038】また、樹脂13と基板との接触面積は従来より増加しているため、従来より密着性も向上する。以下、第二の実施例を説明する。

【0039】図5(a)及び(b)は、各々本発明の第二の実施例にかかる基板の上面図、及び断面図である。第二の実施例では、チップ搭載領域20において、信号配線26を有する基板22(図6参照)上に、バンプ24を介しチップ21が接続され、チップ21-基板22間に樹脂23が充填されている。この信号配線26の高さは、基板22の主表面から2~50 $\mu$ mになっている。

【0040】この製造方法は、チップ搭載領域20において、基板22上に配線パターン26及びビアホール27を形成することによって、基板22表面に凹凸を設ける。そして、この基板22上にバンプ24を介してチップ21を接続し、チップ21の周辺の基板22上に樹脂23を滴下し、チップ21-基板22間に樹脂23を充填した後、120~130℃に加熱して樹脂23を硬化させて、樹脂封止型半導体装置を形成している。

【0041】次に、第二の実施例にかかる応用例を説明する。尚、第二の実施例との共通部分についての説明は割愛する。図6(a)及び(b)は、各々本発明の第二の実施例の応用例にかかる基板の上面図、及び断面図である。この実施例では、基板21表面に形成された配線パターン26上に形成された、所定溝状のパターニングを有するソルダーレジスト層28が、基板21主表面に対し凸部となっている。尚、このソルダーレジスト層28はバンプ24以外の領域に形成されている。

【0042】この粗面化領域25の形成方法は、基板21上に配線パターン26及びビアホール27を形成した後、表面上に溝状パターンを有する所定パターニングをおこなったソルダーレジスト層28を基板21に密着させることにより、基板21表面に凸部を設けている。また、基板21上に2~50 $\mu$ mの保護層を形成した後、溝状パターンを形成する方法も挙げられる。

【0043】尚、保護層は絶縁層であれば良いが、特にソルダーレジストはエポキシ系樹脂の一種のため、熱膨張係数等が樹脂のそれと近似し、密着性が良い点で特に適している。

【0044】第二の実施例及び応用例においては、基板22に特別に粗面化領域を形成せず既存の配線を使用し、滑らかな基板-チップ21間の樹脂充填率に比べ、樹脂充填率を向上することができる。また、基板22と樹脂23の接合面積も、滑らかな基板に対するそれよりも増加している。従って、物理的に基板22と樹脂23との密着性の向上が図れる。

【0045】尚、第一の実施例及びその応用例における粗面形状のパターン、又は、第二の実施例の応用例における溝状パターンは、図7(a)のように格子状パターン、図7(b)のように放射線状パターン、図7(c)のように放射線+同心円状パターンなど、特に問わないが、

線対称形が望ましい。

【0046】理由は、チップ搭載領域10の中心点を基準に、基板12表面に樹脂13を均一に広げるためには、樹脂13の有する表面張力の等高線が、中心点から同心円状である方が望ましいためである。また、仮にチップ11-基板12に垂直方向に力が加わった場合、その力がチップ11及び基板12表面の一部に集中し、その部分の疲労度を進めない効果を得られる。仮にチップ11-基板12に水平方向に力が加わった場合には、その力は、チップ11の中心線に対し左右対称に加わり、アンカー効果が基板において均一になる効果を得られるからである。

【0047】従って、パターン幅、採用したパターンの種類の数は特に限定されない。但し、基板の主表面に対し、粗面化領域15の最大-最少の高さの差は2~50 $\mu$ mである。また、基板表面上から見た粗面化領域15の総面積は、特に限定されないが、大きい方が好ましい。これは、粗面化領域15の主表面からの高さは、チップ11-基板12間を毛細管現象を利用して樹脂13が流動できる高さであるため、粗面化領域15の増加は、基板12に対する樹脂13の表面張力を抑制し、樹脂13の広がりを助けるからである。また、樹脂13と基板12の接合面積の増加にもつながる。つまり、バンプ14によるチップ11と基板12の電氣的接続の寿命を長期的に保証できるためである。

【0048】

【発明の効果】本発明は、上述のように構成されているので、信頼性の高いフェイスダウンボンディング実装を行なうことができる。

【図面の簡単な説明】

【図1】(a)本発明の第一の実施例にかかる基板の粗面形状を示した平面図、(b)は、(a)の基板とチップをフリップチップ実装した断面図である。

【図2】粗面化領域の基板主表面からの高さ、と、樹脂の広がり率の関係を示した図である。

【図3】本発明の第一の実施例の応用例にかかる基板の粗面形状を示した平面図である。

【図4】本発明の第一の実施例の応用例にかかる基板の粗面形状を示した平面図である。

【図5】(a)及び(b)は、各々本発明の第二の実施例にかかる基板の粗面形状を示した平面図、及び断面図である。

【図6】(a)及び(b)は、各々本発明の第三の実施例にかかる基板の粗面形状を示した平面図、及び断面図である。

【図7】(a)乃至(c)は、本発明の第一又は第二の実施例にかかる、粗面化パターンを示した平面図である。

【図8】従来の樹脂封止型半導体装置の断面図である。

【図9】(a)は、滑らかな基板表面における充填樹脂の広がりモード断面図、(b)は、粗面加工した基板表面における充填樹脂の広がりモード断面図、(c)は、粗面加工した基板表面におけるフィラーの挙動を示すモード断面

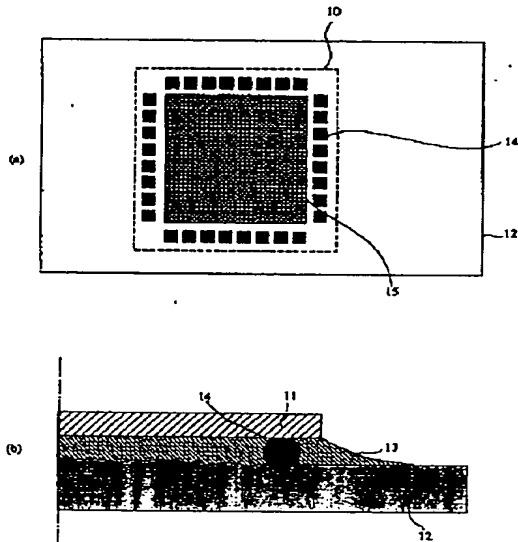
図である。

【符号の説明】

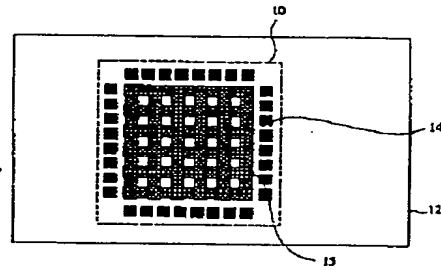
10、20 チップ搭載領域  
11、21、81 チップ  
12、22、82、92 基板  
13、23、83、93 樹脂

14、24、84 バンプ  
15、25 粗面化領域  
26 配線パターン  
27 ヴィアホール  
28 ソルダーレジスト層または保護層  
99 フィラー

【図 1】

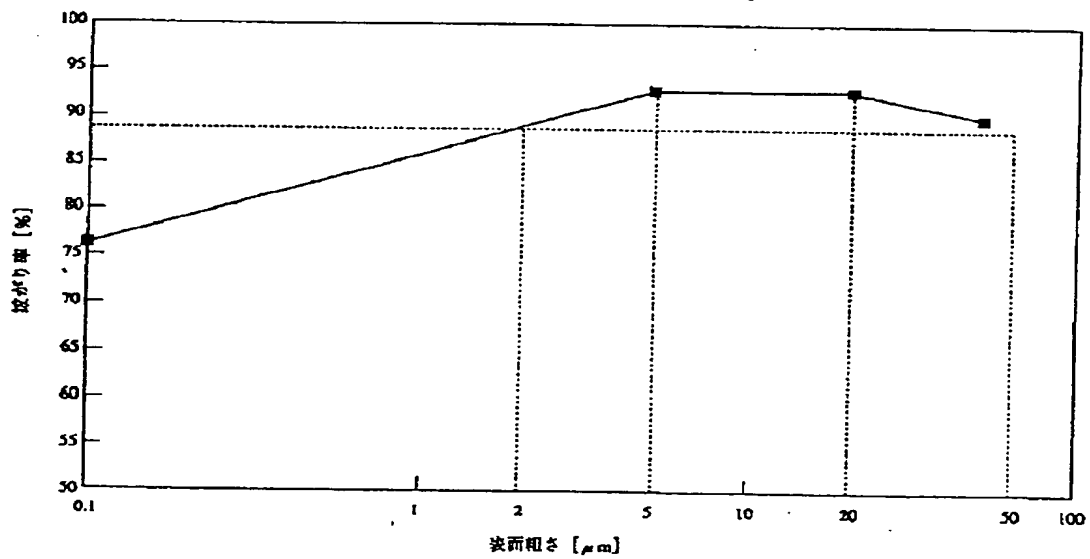


【図 3】

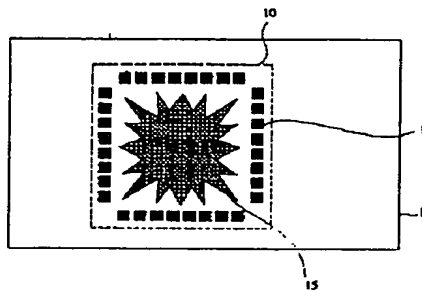


【図 2】

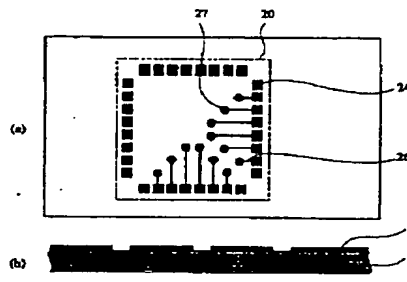
樹脂のむね並がり評価



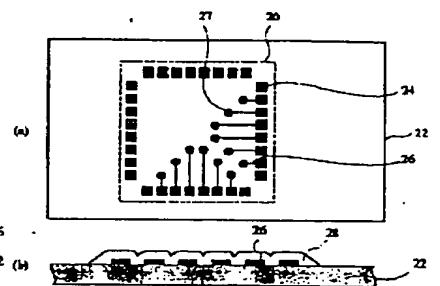
【図 4】



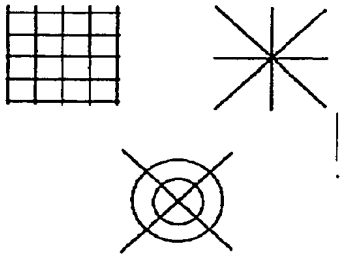
【図 5】



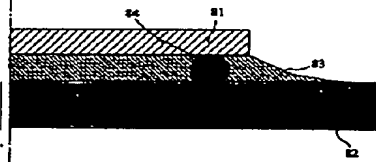
【図 6】



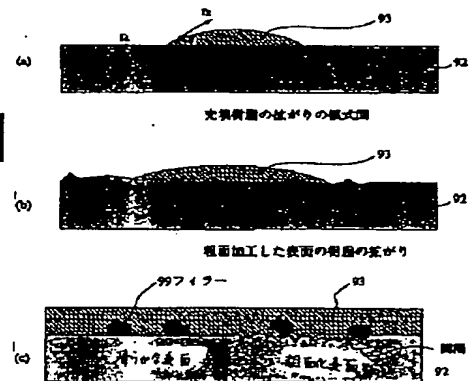
【図 7】



【図 8】



【図 9】



フロントページの続き

- (72) 発明者 土井 一英  
神奈川県川崎市幸区小向東芝町 1 番地 株  
式会社東芝研究開発センター内
- (72) 発明者 岡田 隆  
神奈川県川崎市幸区小向東芝町 1 番地 株  
式会社東芝研究開発センター内
- (72) 発明者 蛭田 陽一  
神奈川県川崎市幸区小向東芝町 1 番地 株  
式会社東芝研究開発センター内
- (72) 発明者 田窪 知章  
神奈川県川崎市幸区小向東芝町 1 番地 株  
式会社東芝研究開発センター内
- (72) 発明者 田沢 浩  
神奈川県川崎市幸区小向東芝町 1 番地 株  
式会社東芝研究開発センター内
- (72) 発明者 細美 英一  
神奈川県川崎市幸区小向東芝町 1 番地 株  
式会社東芝研究開発センター内

- (72) 発明者 柴崎 康司  
神奈川県川崎市川崎区駅前本町 2 5 番地 1  
東芝マイクロエレクトロニクス株式会社  
内

**THIS PAGE BLANK (USPTO)**